



日 本 国 特 許 庁
PATENT OFFICE
JAPANESE GOVERNMENT



別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日
Date of Application:

2000年12月21日

出 願 番 号
Application Number:

特願2000-388574

RECEIVED

APR 16 2001

出 願 人
Applicant (s):

富士通株式会社

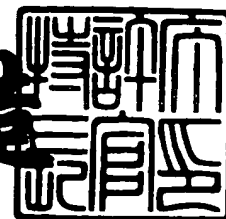
Technology Center 2600

CERTIFIED COPY OF
PRIORITY DOCUMENT

2001年 2月 9日

特許庁長官
Commissioner,
Patent Office

及 川 耕 造



出証番号 出証特2001-3005768

【書類名】 特許願

【整理番号】 0001286

【提出日】 平成12年12月21日

【あて先】 特許庁長官殿

【国際特許分類】 G06F 13/00

【発明の名称】 I E E E 1 3 9 4 規格における装置およびその装置におけるコンフィグレーション方法

【請求項の数】 9

【発明者】

【住所又は居所】 東京都品川区大崎2丁目8番8号 富士通デバイス株式会社内

【氏名】 宮崎 博之

【特許出願人】

【識別番号】 000005223

【氏名又は名称】 富士通株式会社

【代理人】

【識別番号】 100104190

【弁理士】

【氏名又は名称】 酒井 昭徳

【先の出願に基づく優先権主張】

【出願番号】 特願2000- 84940

【出願日】 平成12年 3月24日

【手数料の表示】

【予納台帳番号】 041759

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9906241

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 I E E E 1 3 9 4 規格における装置およびその装置におけるコンフィグレーション方法

【特許請求の範囲】

【請求項 1】 I E E E 1 3 9 4 規格のシリアルバスに接続される装置であって、

親ノードとなる他の装置と子ノードとなる他の装置にそれぞれ接続される 2 個以上の入出力ポートを備えた 1 3 9 4 信号入出力ポート部と、

ノードとして認識されないようにコンフィグレーションの制御をおこなうノンノードコンフィグレーション制御部と、

ノードとして認識されるようにコンフィグレーションの制御をおこなう通常コンフィグレーション制御部と、

前記 1 3 9 4 信号入出力ポート部に対して、前記ノンノードコンフィグレーション制御部または前記通常コンフィグレーション制御部のいずれか一方の入出力を有効にするモード切り替え部と、

前記モード切り替え部の切り替えを制御するモード切り替え手段と、

別のノードの装置をルートノードに再設定するための P H Y 構成パケットを生成して前記通常コンフィグレーション制御部に出力する P H Y 構成パケット出力部と、

を具備することを特徴とする装置。

【請求項 2】 前記 1 3 9 4 信号入出力ポート部の 2 個の入出力ポートが、それぞれ親ノードとなる他の装置および子ノードとなる他の装置に接続され、かつツリー識別フェーズにおいてルートノードにならなかった場合、前記ノンノードコンフィグレーション制御部は、自己識別フェーズにおいて、自己の `physical_ID` の取得および `self_ID` パケットの送信のいずれもおこなわずに、子ノードから受け取った `ident_done` 信号をそのまま親ノードに送信する処理をおこなうことを特徴とする請求項 1 に記載の装置。

【請求項 3】 前記 1 3 9 4 信号入出力ポート部の 2 個の入出力ポートが、それぞれ親ノードとなる他の装置および子ノードとなる他の装置に接続され、か

ツリー識別フェーズにおいてルートノードになった場合、前記ノンノードコンフィグレーション制御部は、前記通常コンフィグレーション制御部に自己識別フェーズの処理を移行させることを特徴とする請求項 1 または 2 に記載の装置。

【請求項 4】 前記通常コンフィグレーション制御部は、前記ノンノードコンフィグレーション制御部から自己識別フェーズの処理を引き継いだ場合、自己の `physical_ID` の取得および `self_ID` パケットの送信をおこなうとともに、前記 PHY 構成パケット出力部に PHY 構成パケットの出力を許可することを特徴とする請求項 3 に記載の装置。

【請求項 5】 IEEE 1394 規格のシリアルバス上の動作を解析するためのバスアナライザであることを特徴とする請求項 1 ～ 4 のいずれか一つに記載の装置。

【請求項 6】 ノードとして認識されないようにコンフィグレーションの制御をおこなうためのノンノードモード、またはノードとして認識されるようにコンフィグレーションの制御をおこなう通常モードのいずれかのモードが指定されるモード指定工程と、

IEEE 1394 規格のシリアルバスの初期化およびツリーの認識をおこなうバス初期化、ツリー識別工程と、

前記モード指定工程においてノンノードモードが指定された場合、ルートノードになっていないことを判定するルートノード判定工程と、

前記ルートノード判定工程においてルートノードになっていないと判定された場合に、自己の `physical_ID` の取得および `self_ID` パケットの送信のいずれもおこなわずに、子ノードから受け取った `ident_done` 信号をそのまま親ノードに送信するノンノード自己識別工程と、

を含むことを特徴とするコンフィグレーション方法。

【請求項 7】 前記ルートノード判定工程においてルートノードになっていると判定された場合、

自己の `physical_ID` の取得および `self_ID` パケットの送信をおこなう通常自己識別工程と、

自己識別後に、別のノードの装置をルートノードに再設定するための PHY 構

成パケットを生成して出力する P H Y 構成パケット出力工程と、

をおこなうことを特徴とする請求項 6 に記載のコンフィグレーション方法。

【請求項 8】 前記ツリー識別工程においてルートノードとしての条件が成立するとされた場合、

接続されている子ノードとの間で親子関係を決めるためのルート競争ステートに遷移し、親子関係を決める対象である子ノードに対してより早く p a r e n t _ n o t i f y を再出力することによって自己を子ノードに再設定するルート競争工程をさらに含むことを特徴とする請求項 6 に記載のコンフィグレーション方法。

【請求項 9】 前記モード指定工程において、通常モードが指定された場合、

I E E E 1 3 9 4 規格のシリアルバスの初期化およびツリーの認識をおこなうバス初期化、ツリー識別工程と、

ツリー識別後に、自己の p h i s i c a l _ I D の取得および s e l f _ I D パケットの送信をおこなう通常自己識別工程と、

をおこなうことを特徴とする請求項 6 または～ 8 のいずれか一つに記載のコンフィグレーション方法。

【発明の詳細な説明】

【 0 0 0 1 】

【発明の属する技術分野】

本発明は、 I E E E 1 3 9 4 規格における装置およびコンフィグレーション方法に関する。画像データや音声データの転送方式として、それらデータを受信しながら再生するのに適したアイソクロノス転送方式がある。このアイソクロノス転送を特徴とするシリアルバス規格として I E E E 1 3 9 4 規格がある。

【 0 0 0 2 】

この規格に基づくアプリケーションの開発段階では、 I E E E 1 3 9 4 シリアルバス上の各種動作の解析をおこなうため、 I E E E 1 3 9 4 シリアルバスにバスアナライザが接続されることがある。その際、アプリケーション開発環境のトポロジを実際のアプリケーション使用環境に合わせるためには、バスアナライザ

のような開発ツールはノードとして振る舞わないことが重要である。

【0003】

【従来の技術】

IEEE 1394規格では、ノードにならないPHYレイア（物理レイア）については定義されていない。そのため、一般に、IEEE 1394規格に対応したバスアナライザには、IEEE 1394規格で定義されるPHY機能を具えたPHYコントローラLSIが実装されている。

【0004】

【発明が解決しようとする課題】

しかしながら、PHYコントローラLSIを実装したバスアナライザは、IEEE 1394シリアルバスに接続されると、トポロジ構築の際にノードとして認識されてしまう。そのため、アプリケーション開発環境のトポロジを実際のアプリケーション使用環境に合わせることができないという問題点がある。また、トポロジに制約のあるアプリケーションの場合には、IEEE 1394シリアルバスにバスアナライザを接続することができないという問題点がある。

【0005】

本発明は、上記問題点を解決するためになされたものであって、IEEE 1394シリアルバスに、ノードとして認識されずに接続可能な装置を提供することを目的とする。また、本発明の他の目的は、IEEE 1394シリアルバスに、装置をノードとして認識されずに接続させるためのコンフィグレーション方法を提供することである。

【0006】

【課題を解決するための手段】

上記目的を達成するため、本発明にかかるIEEE 1394規格における装置は、ノードとして認識されるようにコンフィグレーションの制御をおこなう通常コンフィグレーション制御部と、ノードとして認識されないようにコンフィグレーションの制御をおこなうノンノードコンフィグレーション制御部を有する。通常コンフィグレーション制御部は、自己識別フェーズにおいて、自己のphysical IDの取得およびself IDパケットの送信をおこなう。ノンノ

ードコンフィグレーション制御部は、自己識別フェーズにおいて、自己の `physical_ID` の取得および `self_ID` パケットの送信のいずれもおこなわずに、子ノードから受け取った `ident_done` 信号をそのまま親ノードに送信する。

【0007】

また、この装置は、ノンノードモード時に、ツリー識別フェーズにおいてルートノードになった場合、通常のコンフィグレーションをおこなった後、別のノードの装置をルートノードに再設定するためのPHY構成パケットを出力するPHY構成パケット出力部を有する。

【0008】

この装置によれば、IEEE1394シリアルバスに接続された他の装置からノードとして認識されることなく、IEEE1394シリアルバスへの接続が可能となる。

【0009】

また、本発明にかかるIEEE1394規格におけるコンフィグレーション方法は、ノードとして認識されないノンノードモード時で、かつ当該装置がルートノードになっていない場合には、その装置は自己の `physical_ID` の取得および `self_ID` パケットの送信のいずれもおこなわずに、子ノードから受け取った `ident_done` 信号をそのまま親ノードに送信する。

【0010】

また、ノンノードモードであるにもかかわらず、当該装置がルートノードになった場合には、その装置は自己の `physical_ID` の取得および `self_ID` パケットの送信をおこなった後、別のノードの装置をルートノードに再設定するためのPHY構成パケットを生成して出力する。あるいは、ツリー識別工程で当該装置がルートノードとしての条件が成立した時点で、ルート競争ステートに遷移し、親子関係を決める対象である子ノードに対してより早く `parent_notify` を再出力する。ノードとして認識される通常モード時には、当該装置は自己の `physical_ID` の取得および `self_ID` パケットの送信をおこなう。

【 0 0 1 1 】

この方法によれば、IEEE 1394 シリアルバスに接続された他の装置からノードとして認識されずに、IEEE 1394 シリアルバスに装置を接続することが可能となる。

【 0 0 1 2 】

【発明の実施の形態】

以下に、本発明の実施の形態について図 1 ～図 7 を参照しつつ詳細に説明する。まず、本発明にかかる装置について説明する。図 1 は、本発明にかかる装置の実施の形態を示す機能ブロック図である。

【 0 0 1 3 】

この装置は、IEEE 1394 規格に準拠しており、1394 信号入出力ポート部 1、モード切り替え部 2、ノンノードコンフィグレーション制御部 3、通常コンフィグレーション制御部 4、PHY 構成パケット出力部 5 を備えている。1394 信号入出力ポート部 1 は、少なくとも 2 個、図示例ではポート 0 とポート 1 の 2 個の入出力ポートを備える。これらの入出力ポートには親ノードまたは子ノードとなる他の装置が接続される。

【 0 0 1 4 】

1394 信号入出力ポート部 1 が 3 個以上のポートを有し、かつこの装置がノンノードモード、すなわちコンフィグレーション完了後、ノードと認識されないモードで使用される場合には、トポロジ上の矛盾を回避するため、いずれか 2 個の入出力ポートのみが有効となる。この有効となった 2 個の入出力ポートに上位のノード（親ノード）または下位のノード（子ノード）となる他の装置が接続される。コンフィグレーション完了後、ノードとして認識されるモード（以下、通常モードとする）の場合には、有効となる入出力ポートは 2 個に限らない。

【 0 0 1 5 】

前記モード切り替え部 2 は、モード切り替え手段として供給されるモード切り替え信号 6 a、6 b に基づいて、1394 信号入出力ポート部 1 とノンノードコンフィグレーション制御部 3 と通常コンフィグレーション制御部 4 との間の入出力の切り替えをおこなう。つまり、ノンノードモード時には、モード切り替え部

2 は、1 3 9 4 信号入出力ポート部 1 に対してノンノードコンフィグレーション制御部 3 の入出力を有効にし、かつ通常コンフィグレーション制御部 4 の入出力を無効にする。

【0 0 1 6】

ただし、内部的な要因により、自己識別フェーズの処理がノンノードコンフィグレーション制御部 3 から通常コンフィグレーション制御部 4 に移行される場合がある。その場合には、処理の移行後、通常コンフィグレーション制御部 4 の入出力が有効となり、かつノンノードコンフィグレーション制御部 3 の入出力は無効となる。なお、内部的な要因については後述する。

【0 0 1 7】

また、モード切り替え部 2 は、通常モード時、またはノンノードコンフィグレーション制御部 3 から処理が移行された場合には、1 3 9 4 信号入出力ポート部 1 に対してノンノードコンフィグレーション制御部 3 の入出力を無効にする。そして、1 3 9 4 信号入出力ポート部 1 に対して通常コンフィグレーション制御部 4 の入出力を有効にする。

【0 0 1 8】

前記ノンノードコンフィグレーション制御部 3 は、ノンノードモード時に当該装置がノードとして認識されないためのコンフィグレーションの制御をおこなう。具体的には、ノンノードコンフィグレーション制御部 3 は、自己識別フェーズにおいて、自己の `physical_ID` の取得および `self_ID` パケットの送信のいずれもおこなわずに、子ノードから受け取った `ident_done` 信号をそのまま親ノードに送信する処理をおこなう。それによって、当該装置は、IEEE 1 3 9 4 シリアルバスに接続された他の装置からノードとして認識されなくなる。

【0 0 1 9】

ただし、ツリー識別フェーズにおいて当該装置がルートノードになった場合には、ノンノードコンフィグレーション制御部 3 は、通常コンフィグレーション制御部 4 に自己識別フェーズの処理を移行する。これが前述した内部的な要因である。この時、ノンノードコンフィグレーション制御部 3 は、モード切り替え部 2

に内部的な要因に基づくモード切り替え信号 6 b を送る。

【 0 0 2 0 】

前記通常コンフィグレーション制御部 4 は、ノンノードコンフィグレーション制御部 3 から自己識別フェーズの処理を引き継ぐと、当該装置がルートノードとして認識されるようにコンフィグレーションの制御をおこなう。具体的には、通常コンフィグレーション制御部 4 は、自己の `physical_ID` の取得および `self_ID` パケットの送信をおこなう。また、通常コンフィグレーション制御部 4 は、PHY 構成パケット出力部 5 に PHY 構成パケットの出力を許可する信号を送る。

【 0 0 2 1 】

また、通常コンフィグレーション制御部 4 は、通常モード時に当該装置が、IEEE 1394 シリアルバス上の他の装置と同様に、ノードとして認識されるためのコンフィグレーションの制御をおこなう。すなわち、通常コンフィグレーション制御部 4 は、自己の `physical_ID` の取得および `self_ID` パケットの送信をおこなう。

【 0 0 2 2 】

前記 PHY 構成パケット出力部 5 は、通常コンフィグレーション制御部 4 から PHY 構成パケット出力許可信号を受け取ると、PHY 構成パケットを生成して通常コンフィグレーション制御部 4 に出力する。PHY 構成パケットは、当該装置以外の別のノードの装置をルートノードに再設定するために発せられる。

【 0 0 2 3 】

PHY 構成パケットの一例を図 2 に示す。図 2 において、左から 3 番目のフィールド 11、すなわち `physical_ID` (図では、`phy_ID`) フィールド 12 の右隣のフィールドがセットされている場合 (図では、「R」となっている)、このパケットを受け取った装置は、`force_root` ビットをセットする。そして、再コンフィグレーションが実施され、それによってトポロジの再構築がおこなわれる。

【 0 0 2 4 】

その再コンフィグレーションの実施時に、PHY 構成パケットを受け取った装

置は、ツリー識別フェーズにおいて `parent_notify` 信号の出力が遅くなり、ルートノードになりやすくなる。したがって、PHY 構成パケットを発した当該装置以外の別の装置がルートノードに設定されることになる。

【 0 0 2 5 】

前記モード切り替え信号 6 a は、当該装置のユーザが当該装置をノードとして認識させるか否かを選択したことにより発せられる。つまり、モード切り替え信号 6 a は外部的な要因に基づいて発せられる信号である。たとえば、モード切り替え信号 6 a は、図示しない外部端子などを介して外部から供給される。前記モード切り替え信号 6 b は、上述したように内部的な要因に基づいて発せられる信号である。

【 0 0 2 6 】

図 3 は、上述した構成の装置を適用した PHY レイアコントロール L S I の一例を示すブロック図である。この L S I は、アービトレーション制御部 2 1、2 個のケーブルポート 2 2、2 3、受信データ・デコーダ 2 4、転送データ・エンコーダ 2 5、フェーズ・ロック・ループ (P L L) 2 6、ツイストペア・バイアス発生部 2 7、リンク・インターフェース I / O 2 8 およびケーブル・パワー・ステータス部 2 9 を備えている。アービトレーション制御部 2 1、ケーブルポート 2 2、2 3、受信データ・デコーダ 2 4 および転送データ・エンコーダ 2 5 は、図 1 に示す部分の構成に相当する。

【 0 0 2 7 】

図 3 に示す例では、入力端子の一つとして `Non_node` 端子 2 0 が設けられている。`Non_node` 端子 2 0 はアービトレーション制御部 2 1 に接続されている。この `Non_node` 端子 2 0 には、外部的な要因に基づいて発生されるモード切り替え信号 6 a (図 1 参照) が供給される。その他の入出力端子については、従来の PHY レイアコントロール L S I における入出力端子と同じであるので、図 4 に入出力端子の一覧およびその説明を示し、個々の端子についての説明を省略する。

【 0 0 2 8 】

図 5 は、上述した構成の装置を含む 4 個の装置よりなるツリーのコンフィグレ

ーションの一例を示す模式図である。図 5 に示す例では、ノード A の装置 3 1 はルートノードであり、その `physical_ID` (図では、`phy_ID`) は「2」である。

【0029】

ノード B の装置 3 2 およびノード C の装置 3 3 は、それぞれノード A のポート 1 およびポート 2 に接続されている。ノード B はリーフ (葉) ノードであり、その `physical_ID` は「0」である。ノード C はブランチ (枝) ノードであるが、ノード C には `physical_ID` がついていない。ノード D の装置 3 4 はノード C の子ポート側に接続されており、リーフノードになっている。ノード D の `physical_ID` は「1」である。

【0030】

ここで、ノード C の装置 3 3 は図 1 に示す構成の装置であり、たとえばバスアナライザである。このノード C の装置は他の装置 (ノード A、ノード B、ノード D) からノードとして認識されない。すなわち、図 5 に示すツリー構成では、見かけ上、ノード A に 2 個のリーフノード (B および D) が接続された構成となる。バスアナライザは、たとえばアプリケーションの開発時に IEEE 1394 シリアルバス上の各種動作を解析するために IEEE 1394 シリアルバスに接続されて使用される。

【0031】

つぎに、本発明にかかるコンフィグレーション方法について説明する。図 6 は、本発明にかかるコンフィグレーション方法の実施の形態を示すフローチャートである。コンフィグレーションが開始されると、まず、ユーザの設定 (外部的な要因) により指定されたモードの判定処理がおこなわれる (ステップ S 1)。その判定の結果、ノンノードモードである場合には、モード切り替え部 2 はノンノードコンフィグレーション制御部 3 の入出力を有効にする。それによって、ノンノードコンフィグレーション制御部 3 は 1394 信号入出力ポート部 1 に接続される。

【0032】

ついで、IEEE 1394 シリアルバスの初期化 (ステップ S 2) およびツリ

一の識別（ステップ S 3）の各処理がおこなわれる。その後、ツリー識別処理において当該装置がルートノードになっているか否かの判定処理がおこなわれる（ステップ S 4）。ルートノードになっていない場合には、つづいてノンノード自己識別処理（ステップ S 5）がおこなわれ、コンフィグレーションの終了となる。ノンノード自己識別処理の詳細については後述する。

【 0 0 3 3 】

一方、当該装置がルートノードになっている場合には、モード切り替えの内部的な要因が発生したことになるので、自己識別フェーズの処理は通常コンフィグレーション制御部 4 に引き継がれる。したがって、モード切り替え部 2 は通常コンフィグレーション制御部 4 の入出力を有効にし、通常コンフィグレーション制御部 4 を 1 3 9 4 信号入出力ポート部 1 に接続させる。ノンノードコンフィグレーション制御部 3 の入出力は無効となる。

【 0 0 3 4 】

そして、通常コンフィグレーション制御部 4 により、当該装置がノードとして認識されるように通常自己識別処理（ステップ S 6）がおこなわれる。この通常自己識別処理は従来同様の処理である。その後、通常コンフィグレーション制御部 4 は P H Y 構成パケット出力部 5 に P H Y 構成パケットの出力を許可する。P H Y 構成パケット出力部 5 は、その出力許可に基づいて、P H Y 構成パケット（図 2 参照）を出力する（ステップ S 7）。それによって、当該装置がノードとして認識されずにトポロジが構築されるまで、上述したコンフィグレーション方法が繰り返しおこなわれ、トポロジの再構築が試みられる。

【 0 0 3 5 】

外部的な要因により通常モードが指定されている場合には、モード切り替え部 2 は通常コンフィグレーション制御部 4 の入出力を有効にし、通常コンフィグレーション制御部 4 を 1 3 9 4 信号入出力ポート部 1 に接続させる。その後、I E E E 1 3 9 4 シリアルバスの初期化（ステップ S 8）、ツリーの識別（ステップ S 9）および従来同様の通常自己識別処理（ステップ S 1 0）の各処理が順次おこなわれ、コンフィグレーションの終了となる。

【 0 0 3 6 】

ここで、ステップ S 8 ～ S 9 のバス初期化処理およびツリー識別処理は、ノンノードモードにおけるバス初期化処理（ステップ S 2）およびツリー識別処理（ステップ S 3）と同じ処理内容である。したがって、図 1 に示すノンノードコンフィグレーション制御部 3 と通常コンフィグレーション制御部 4 において、バス初期化処理とツリー識別処理をおこなうハードウェアを共通化させることができる。

【 0 0 3 7 】

つぎに、ノンノード自己識別処理の詳細について説明する。なお、説明を容易にするため、図 5 に示すツリー構成を例にして説明するが、本発明はそのツリー構成に限定されるものではない。ノンノードモード時のツリー識別処理（図 6、ステップ S 3）においてルートノードになったノード A は、その最小番号のポートに接続された子ノードに制御を渡す。図 5 に示す例では、ノード A は、そのポート 1 に接続されたノード B に制御を渡す。

【 0 0 3 8 】

ノード B はノード A 以外の他のノードに接続されていない。すなわち、ノード B には子ノードが存在しない。したがって、ノード B は自己の `physical_ID` として「0」を取得し、`self_ID` パケットを送信する。その後、ノード B は、親ノードであるノード A に対して `ident_done` 信号を送信する。

【 0 0 3 9 】

ノード A は、ノード B から `ident_done` 信号を受け取ると、ノード A のつぎに小さい番号のポートに接続された子ノードに制御を渡す。図 5 に示す例では、ノード A は、そのポート 2 に接続されたノード C に制御を渡す。ノード C は、ノード A 以外にもノード D に接続されている。したがって、ノード C はノード D に制御を渡す。

【 0 0 4 0 】

ノード D には子ノードが存在しない。また、ノード D は `self_ID` パケットを 1 個受け取っている。したがって、ノード D は自己の `physical_ID` として「1」を取得し、`self_ID` パケットを送信する。その後、ノード

Dは、親ノードであるノードCに対して`ident_done`信号を送信する。

【0041】

ノードCは、モード指定がノンノードモードであるため、ノードDから`ident_done`信号を受け取ると、その`ident_done`信号をそのままノードAに転送する。つまり、ノンノードモード時には、ノードCは自己の`physical_ID`の取得および`self_ID`パケットの送信をおこなわない。なお、通常モードの場合には、ノードCは自己の`physical_ID`を取得して`self_ID`パケットを送信した後、親ノードに対して`ident_done`信号を送信する。

【0042】

ルートノードであるノードAは、ノードDが発した`ident_done`信号をノードCから受け取ると、ノードAの全ポートから`ident_done`信号を受け取ったことになる。ノードAが受け取った`ident_done`信号の数は2個である。したがって、ノードAは自己の`physical_ID`として「2」を取得し、`self_ID`パケットを送信する。それによって、ノンノード自己識別処理が完了する。ノードCは`physical_ID`を有していないため、他のノードから認識されない。

【0043】

つぎに、当該装置がルートノードであると判定される場合に、当該装置以外の装置をルートノードに再設定する別の方法について説明する。上述したコンフィグレーション方法では、当該装置がルートノードであると判定される場合、通常自己識別処理につづいてPHY構成パケット（図2参照）を出力してトポロジの再構築を試みとしたが、つぎに説明するルート競争処理によっても当該装置以外の装置をルートノードに設定することができる。ルート競争処理とは、互いに相手のノードに対して`parent_notify`信号を出力し合っているノード間において、親子関係を決定する処理のことである。

【0044】

図7は、ルート競争処理に移行する際の状態遷移を説明するための図である。図7において、T0はツリー識別開始ステート、T1は子のハンドシェイク・ス

テート、T2は親のハンドシェイク・ステート、T3はルートの競争ステートである。なお、バスアナライザなどのようにノードと認識されない装置では、ノンノードモード時に有効となる入出力ポートの数は上述したように2個である。したがって、以下の説明では、このノードと認識されない装置（以下、非認識対象装置とする）の、ノンノードモード時に有効な入出力ポートを便宜上ポートAおよびポートBとする。

【0045】

ノンノードモードの指定時に、IEEE1394シリアルバスを初期化（リセット）し、ツリー識別開始ステートT0に遷移してツリー識別をおこなった結果、非認識対象装置のポートAとポートBがそれぞれparent_notifyを受信すると、ルートノードとしての条件が成立し、子のハンドシェイク・ステートT1へ遷移する。

【0046】

子のハンドシェイク・ステートT1では、非認識対象装置は、いずれか一方のポート（たとえばポートA）にのみchild_notifyを出力して親のハンドシェイク・ステートT2へ遷移する。親のハンドシェイク・ステートT2では、非認識対象装置は、child_notifyを出力していないもう一方のポート（すなわちポートB）にparent_notifyを出力する。それによって、当該非認識対象装置と、そのポートBに接続された他の装置とがともに相手に対してparent_notifyを出力している状態となるので、ルート競争ステートT3に遷移する。

【0047】

ルート競争ステートT3では、parent_notifyを出力し合っている双方の装置は、それぞれ所定の待機時間が経過した時点で互いに相手の状態をサンプリングする。このとき、相手の装置が待機状態（IDLE）であれば、再度parent_notifyを出力する。このparent_notifyを受信した装置は、parent_notifyを再出力した装置に対して親となる。

【0048】

ここで、非認識対象装置は待機時間を決定するランダムビット（0または1）を取得せず、常に待機時間をゼロとすることにより、非認識対象装置が先に `parent_notify` を出力し、それを他方の装置が受け取ることになるので、非認識対象装置がルートノードになることを確実に避けることができる。このような設定のもとで、非認識対象装置は `parent_notify` を再出力し、親のハンドシェイク・ステート T2 へ遷移する。そして、ノンノード自己識別処理へ移行する。

【0049】

上述した実施の形態によれば、ノンノードコンフィグレーション制御部3と通常コンフィグレーション制御部4とが切り替え可能に設けられている。そして、ノンノードモード時にノンノードコンフィグレーション制御部3は、自己の `physical_ID` の取得および `self_ID` パケットの送信のいずれもおこなわずに、子ノードから受け取った `ident_done` 信号をそのまま親ノードに送信する。

【0050】

そのため、当該装置が他のノードからノードとして認識されなくなる。つまり、IEEE1394シリアルバスに接続された他の装置からノードとして認識されずに、IEEE1394シリアルバスに装置を接続させることができる。したがって、当該装置がバスアナライザの場合には、アプリケーションシステム開発の品質およびTATの短縮に有効である。

【0051】

以上において本発明は、上述した実施の形態に限らず、種々設計変更可能である。たとえば、図3に示す構成では `Non_node` 端子20にモード切り替え信号6aが供給されとしたが、PHYレイアコントロールLSI内に、ユーザによるノンノードモードと通常モードの選択結果を格納するレジスタを新たに設け、そのレジスタの値に基づいていずれかのモードでコンフィグレーションがおこなわれる構成となってもよい。

【0052】

【発明の効果】

本発明にかかる装置によれば、ノードとして認識されるように、自己の `physical_ID` の取得および `self_ID` パケットの送信をおこなう通常コンフィグレーション制御部と、ノードとして認識されないように、自己の `physical_ID` の取得および `self_ID` パケットの送信のいずれもおこなわずに、子ノードから受け取った `ident_done` 信号をそのまま親ノードに送信するノンノードコンフィグレーション制御部を有するため、IEEE1394 シリアルバスに接続された他の装置からノードとして認識されることなく、IEEE1394 シリアルバスへの接続が可能となる。

【0053】

また、本発明にかかるコンフィグレーション方法によれば、ノンノードモード時にノードとして認識されない装置は自己の `physical_ID` の取得および `self_ID` パケットの送信のいずれもおこなわずに、子ノードから受け取った `ident_done` 信号をそのまま親ノードに送信し、一方、通常モード時にノードとして認識される装置は自己の `physical_ID` の取得および `self_ID` パケットの送信をおこなうため、IEEE1394 シリアルバスに接続された他の装置からノードとして認識されずに、IEEE1394 シリアルバスに装置を接続することが可能となる。

【図面の簡単な説明】

【図1】

本発明にかかる装置の実施の形態を示す機能ブロック図である。

【図2】

本発明にかかる装置において生成されるPHY構成パケットの構成を説明するためのパケット構成図である。

【図3】

本発明にかかる装置を適用したPHYレイアコントロールLSIの一例を示すブロック図である。

【図4】

本発明にかかる装置を適用したPHYレイアコントロールLSIの入出力端子の一覧を示す図表である。

【図 5】

本発明にかかる装置を含むツリーの一例を示す模式図である。

【図 6】

本発明にかかるコンフィグレーション方法の実施の形態を示すフローチャートである。

【図 7】

本発明にかかるコンフィグレーション方法の実施の形態においてルート競争ステートを説明するための状態遷移図である。

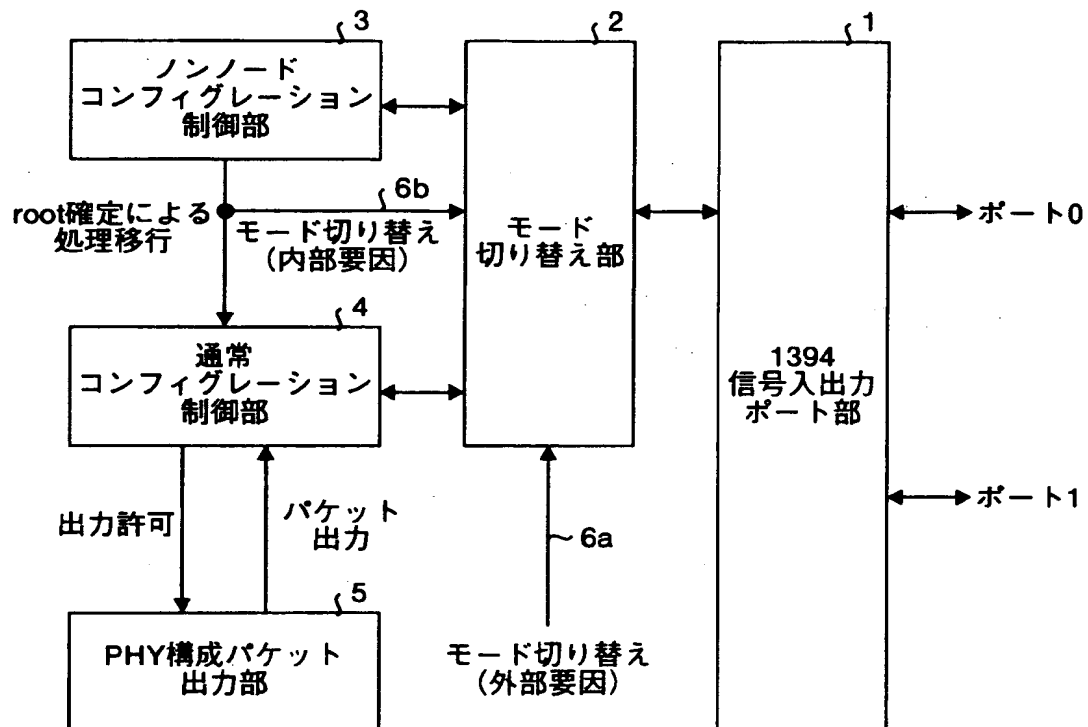
【符号の説明】

- 1 1 3 9 4 信号入出力ポート部
- 2 モード切り替え部
- 3 ノンノードコンフィグレーション制御部
- 4 通常コンフィグレーション制御部
- 5 P H Y 構成パケット出力部
- 6 a , 6 b モード切り替え手段 (モード切り替え信号)

【書類名】 図面

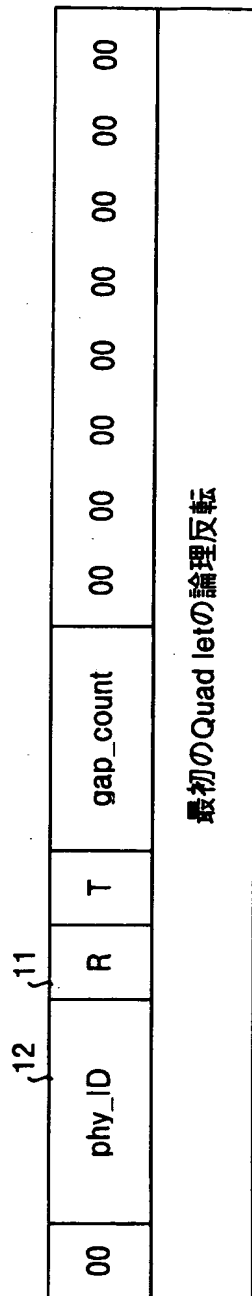
【図 1】

本発明にかかる装置の実施の形態を示す機能ブロック図



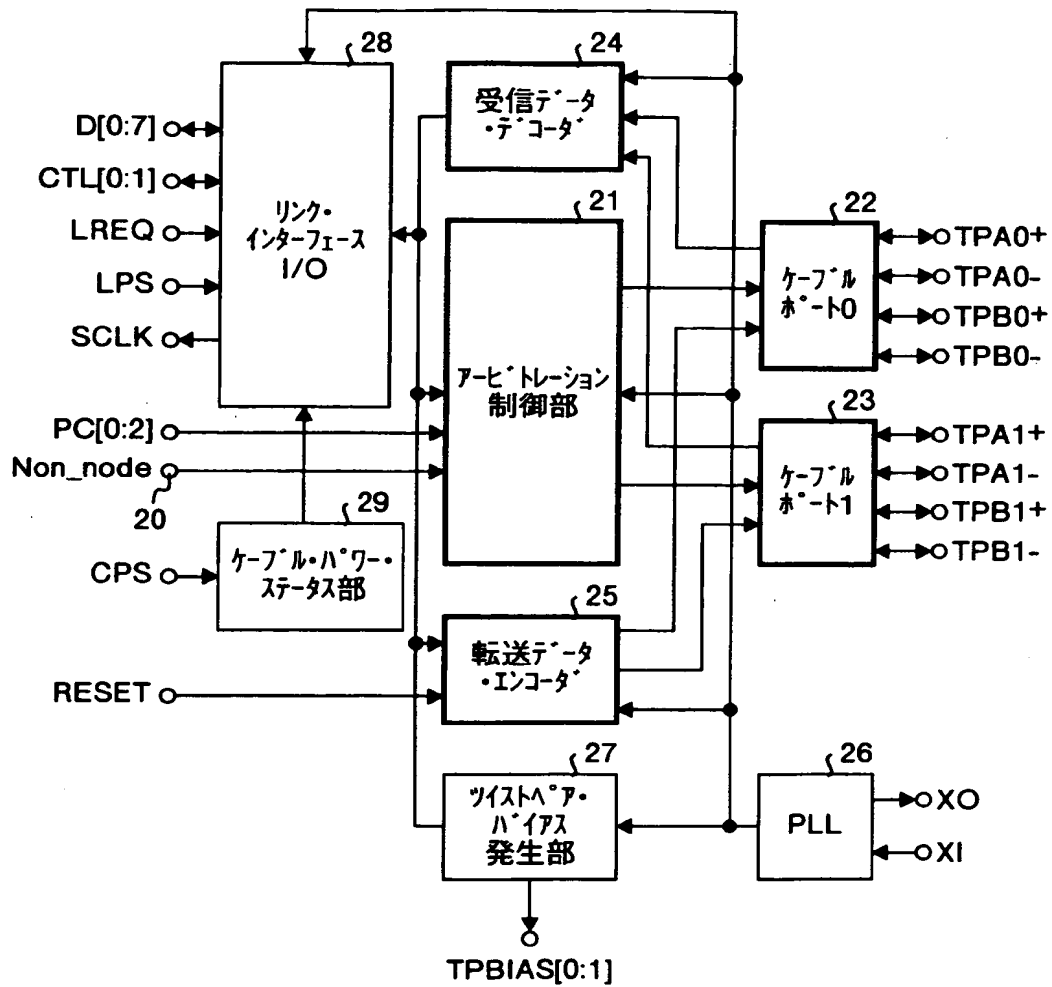
【図 2】

本発明にかかる装置において生成されるPHY構成パケットの構成を説明するためのパケット構成図



【図 3】

本発明にかかる装置を適用したPHYレイアコントロールLSIの一例を示すブロック図



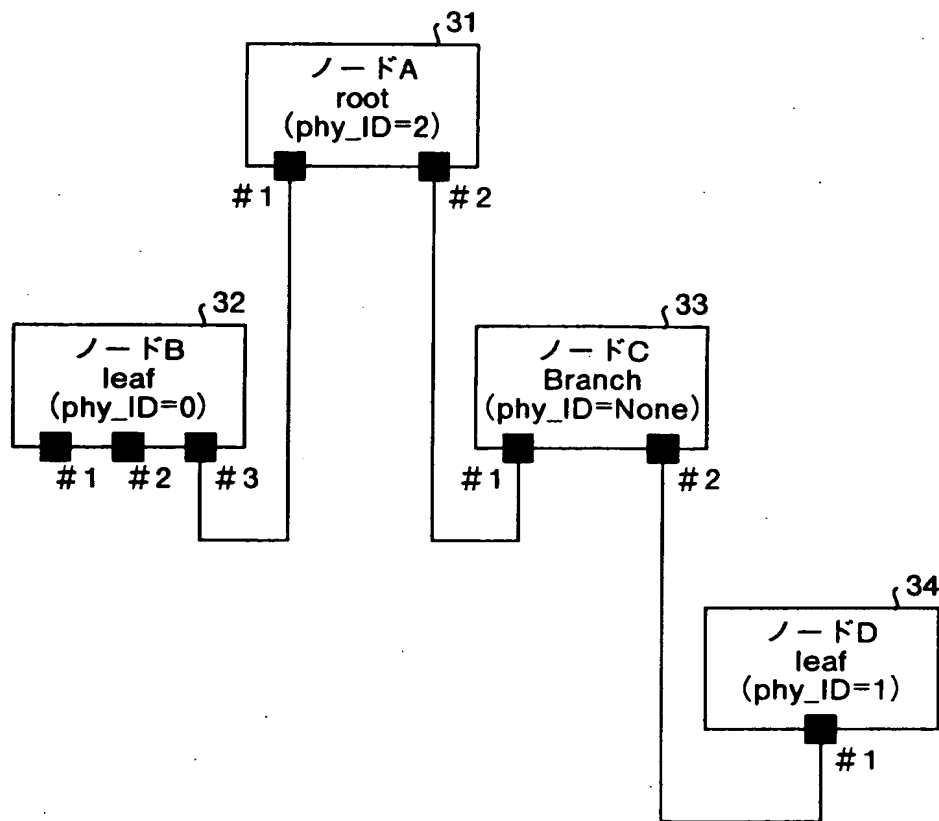
【図 4】

本発明にかかる装置を適用したPHYレイアコントロールLSIの
入出力端子の一覧を示す図表

端子名	I/O	機能
TPA0+	I/O	第1ポート・ツイストペア・ケーブルA正相入出力
TPA0-	I/O	第1ポート・ツイストペア・ケーブルA逆相入出力
TPB0+	I/O	第1ポート・ツイストペア・ケーブルB正相入出力
TPB0-	I/O	第1ポート・ツイストペア・ケーブルB逆相入出力
TPA1+	I/O	第2ポート・ツイストペア・ケーブルA正相入出力
TPA1-	I/O	第2ポート・ツイストペア・ケーブルA逆相入出力
TPB1+	I/O	第2ポート・ツイストペア・ケーブルB正相入出力
TPB1-	I/O	第2ポート・ツイストペア・ケーブルB逆相入出力
XI	—	水晶発振子接続端子
XO	—	水晶発振子接続端子
TPBIAS0	O	第1ポート用ツイストペア・バイアス出力
TPBIAS1	O	第2ポート用ツイストペア・バイアス出力
D[7:0]	I/O	LINKインターフェース・データ入出力
CTL[0:1]	I/O	LINKインターフェース制御入出力
LREQ	I	LINKリクエスト入力
LPS	I	LINKパワー・ステータス入力
SCLK	O	LINKコントロール用クロック出力
PC[0:2]	I	パワークラス設定 (IEEE Std 1394-1995, 4.3.4.1項参照)
Non-node	I	ノンノード/通常モードのモード設定入力
CPS	I	ケーブル・パワー・ステータス入力
RESET	I	リセット入力

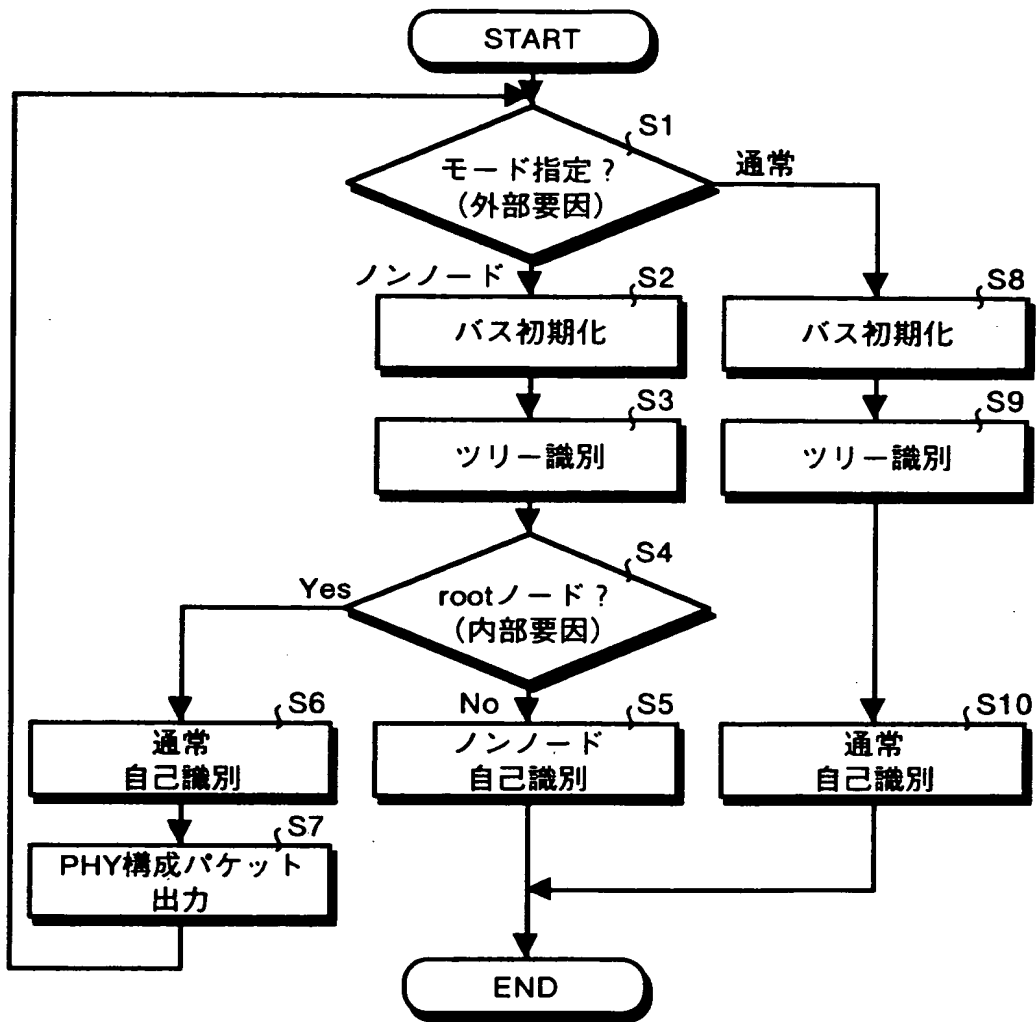
【図 5】

本発明にかかる装置を含むツリーの一例を示す模式図



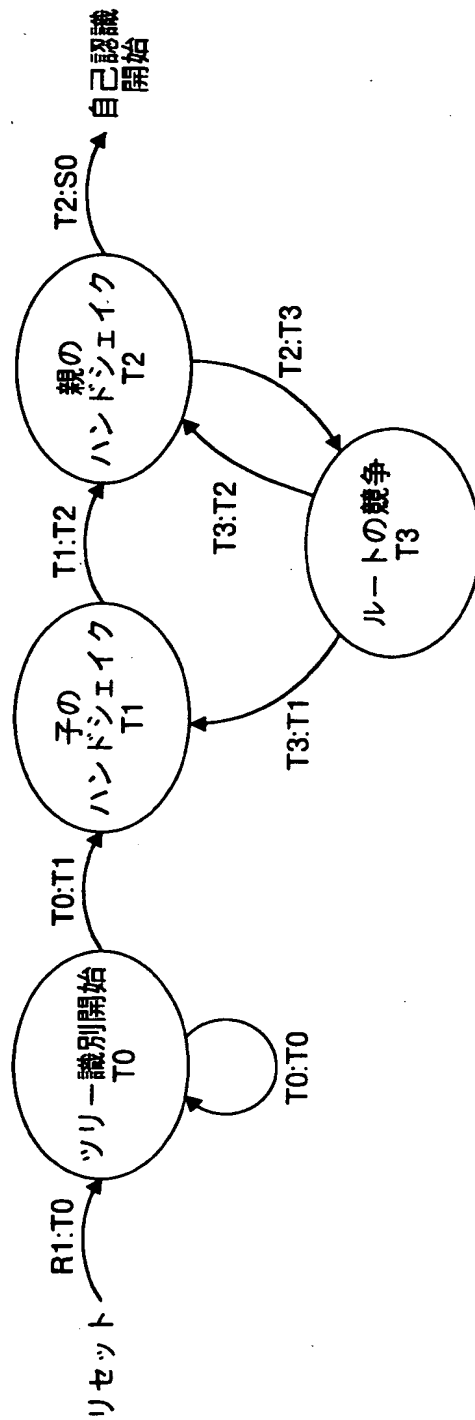
【図 6】

本発明にかかるコンフィグレーション方法の
実施の形態を示すフローチャート



【図 7】

本発明にかかるコンフィグレーション方法の実施の形態において
ルート競争ステートを説明するための状態遷移図



【書類名】 要約書

【要約】

【課題】 I E E E 1 3 9 4 シリアルバスにノードとして認識されずに装置を接続させること。

【解決手段】 ノンノードモード時に、自己識別フェーズにおいてノードとして認識されないように、ノンノードコンフィグレーション制御部 3 は、自己の `physical_ID` の取得および `self_ID` パケットの送信のいずれもせず、子ノードから受け取った `ident_done` 信号をそのまま親ノードに送信する。また、ノンノードモード時にツリー識別フェーズにおいてルートノードになった場合、通常のコンフィグレーションをした後、PHY 構成パケット出力部 5 は、別のノードの装置をルートノードに再設定するための PHY 構成パケットを出力する。通常モード時には、自己識別フェーズにおいてノードとして認識されるように、通常コンフィグレーション制御部 4 は、自己の `physical_ID` の取得および `self_ID` パケットの送信をする。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 [000005223]

1. 変更年月日	1996年 3月26日
[変更理由]	住所変更
住 所	神奈川県川崎市中原区上小田中4丁目1番1号
氏 名	富士通株式会社